Universidade do Vale do Itajaí – UNIVALI

Nome: Mariana Ferreira

Disciplina: Arquitetura e Organização de Processadores

Professor: Alejandro Ramirez

**Relatório: Projeto de um processador**

O código apresentado na aula do dia 06/06/2024, ministrada pelo mestrando Alisson, realiza operações aritméticas em dois números de 4 bits e exibe o resultado dessas operações em displays de 7 segmentos.

Na entidade são definidos o sinal de entrada para a seleção de operação, os operandos, um sinal de clock e as saídas para os segmentos dos displays.

Dentro da arquitetura são, inicialmente, declarados os sinais que serão utilizados dentro do módulo para armazenar os valores de entrada, o resultado das operações e a seleção da operação.

Em seguida são declarados dois componentes: A ULA e o conversor binário para display de 7 segmentos. A ULA realiza operações lógicas e aritméticas com os valores de entrada com base na seleção e o conversor binário converte um número binário de 8 bits em sinais para controlar os displays de 7 segmentos.

Então é feita a instanciação da ULA e dos conversores. Nessa etapa a ULA é conectada aos sinais internos e são criadas três instancias de conversores, uma para as entradas A e B e uma para a saída, permitindo que todos sejam exibidos no display de 7 segmentos.

Na imagem abaixo é possível ver como os componentes são conectados.

Diagrama

Descrição gerada automaticamente

Abaixo no relatório de síntese podemos ver várias métricas que são importantes para entender a utilização dos recursos.

Duas métricas importantes de serem especificadas são os registradores e os pinos.

Os registradores são elementos de armazenamento que são utilizados para guardar dados temporários durante a operação do circuito digital. Nesse circuito são utilizados 37.

Os pinos de um FPGA são usados para comunicação entre o circuito interno do FPGA e o mundo externo. O circuito apresenta um total de 53 pinos.

Interface gráfica do usuário, Texto, Aplicativo

Descrição gerada automaticamente